

Svolgimento Esercizio 1

1) Si costruisce la tabella delle verità che sintetizza il problema.

A	B	C	D	Y
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	0
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

2) Si disegna le mappe corrispondenti alle tabelle delle verità

A	B	00	01	11	10
C	D	00	0	1	0
00	00	0	0	1	0
01	11	1	1	1	1
11	00	0	0	0	0
10	11	1	1	1	1

3) Si semplifica la mappa, raggruppando le celle che contengono 1, e si ottiene la funzione di esita, sotto forma di somme di prodotti.

$$y = AB\bar{C} + \bar{C}D + C\bar{D}$$

L'espressione booleana ottenuta ci permette di ridurre il circuito logico realizzato tramite le logiche AND OR INVERTER.

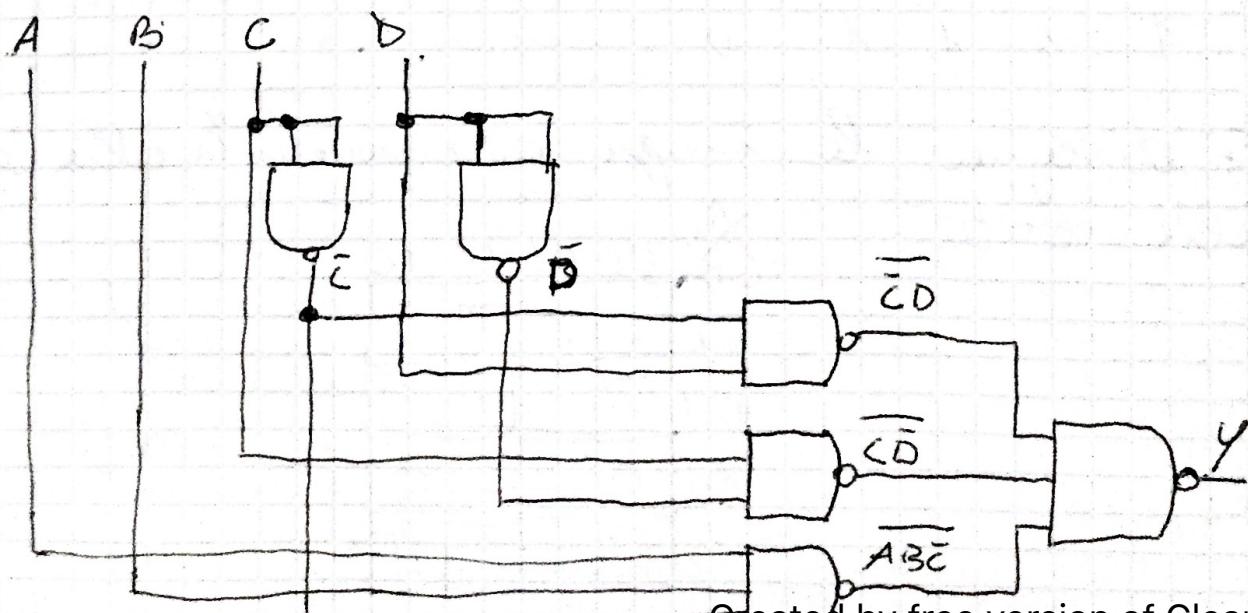
E' comunque possibile realizzare lo schermo logico implementando tutto attraverso porte NAND oppure porta NOR.

Vediamo utilizzando esclusivamente sole porte NAND si procede come segue:

a) Faccendo una doppia negazione e applicando il teorema di De Morgan, si ha:

$$y = AB\bar{C} + \bar{C}D + C\bar{D} = \overline{\overline{AB\bar{C}} + \overline{\bar{C}D} + \overline{C\bar{D}}} = \overline{\overline{AB}\cdot\overline{\bar{C}} \cdot \overline{\bar{C}D} \cdot \overline{C\bar{D}}}$$

L'espressione ottenuta permette la realizzazione attraverso porte NAND come di seguito riportato:



Svolgimento esercizio 2

1) Si costruisce la tabella delle verità che riassume il problema tenendo presente che ciascuna combinazione di riga rappresenta in binario il corrispondente decimale per cui inseriamo alle sinistre della tabella una colonna del corrispondente numero decimale.

N	A	B	C	D	y_1	y_2	y_3
0	0	0	0	0	1	0	0
1	0	0	0	1	0	1	0
2	0	0	1	0	0	0	1
3	0	0	1	1	0	0	1
4	0	1	0	0	0	0	0
5	0	1	0	1	0	0	1
6	0	1	1	0	0	0	0
7	0	1	1	1	0	0	1
8	1	0	0	0	0	0	0
9	1	0	0	1	0	0	0
10	1	0	1	0	0	0	0
11	1	0	1	1	0	0	1
12	1	1	0	0	0	0	0
13	1	1	0	1	0	0	1
14	1	1	1	0	0	0	0
15	1	1	1	1	0	0	0

2) Si disegnano le mappe corrispondente alle tabelle delle verità per ognuna delle tre uscite. Per quanto riguarda l'uscita Y_1 è immediata

$$Y_1 = \bar{A} \bar{B} \bar{C} \bar{D} \quad \text{e lo stesso per } Y_2 = \bar{A} \bar{B} \bar{C} D$$

Mappa per l'uscita Y_3

$\bar{A} \bar{B}$	00	01	11	10
$\bar{C} \bar{D}$	00	00	00	00
01	0	1	0	0
11	1	1	0	1
10	1	0	1	0

$$Y_3 = AB\bar{C}\bar{D} + \bar{A}BD + \bar{B}CD + \bar{A}\bar{B}C$$

Vediamo implementare la rete digitale con solo porte NAND

Si procede applicando le doppi negazioni e De Morgan

$$\begin{aligned} Y &= \underline{ABC\bar{D}} + \underline{\bar{A}BD} + \underline{\bar{B}CD} + \underline{\bar{A}\bar{B}C} = \overline{ABC\bar{D}} + \overline{\bar{A}BD} + \overline{\bar{B}CD} + \overline{\bar{A}\bar{B}C} \\ &= \overline{ABCD} \bullet \overline{\bar{A}BD} \bullet \overline{\bar{B}CD} \bullet \overline{\bar{A}\bar{B}C} \end{aligned}$$

